



PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Marc HOURDEQUIN et al.

Serial No.: 09/891,499

Group Art Unit: Unassigned

Filed: June 27, 2001

Examiner: Unassigned

For: DEVICES CONTAINING LOGIC CIRCUITS
TO GENERATE RANDOM SIGNALS

CLAIM FOR PRIORITY

Commissioner for Patents
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior foreign application filed in the following country is hereby requested for the above-identified application and the priority provided in 35 U.S.C. 119 is hereby claimed:

French Patent Appln. No. 00.08241 filed June 27, 2000.

In support of this claim, a certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. 119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of this document.

Respectfully submitted,

PARKHURST & WENDEL, L.L.P.



Roger W. Parkhurst
Registration No. 25,177

February 22, 2002
Date

RWP/ame

Attorney Docket No. DPAG:037

PARKHURST & WENDEL, L.L.P.

1421 Prince Street, Suite 210

Alexandria, Virginia 22314-2805

Telephone: (703) 739-0220



Etat

BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 22 AOUT 2001

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets

Martine PLANCHE

INSTITUT
NATIONAL DE
LA PROPRIETE
INDUSTRIELLE

SIEGE
26 bis, rue de Saint Petersbourg
75800 PARIS cedex 08
Téléphone : 33 (1) 53 04 53 04
Télécopie : 33 (1) 42 93 59 30
www.inpi.fr

REQUÊTE EN DÉLIVRANCE 1/2

Réservé à l'INPI

DB 540 W /260899

REMISE DES PIÈCES	
DATE	27 JUIN 2000
LIEU	75 INPI PARIS
N° D'ENREGISTREMENT	
NATIONAL ATTRIBUÉ PAR L'INPI	0008241
DATE DE DÉPÔT ATTRIBUÉE PAR L'INPI	27 JUIN 2000
Vos références pour ce dossier (facultatif)	238340 D18692 JRC

Cet imprimé est à remplir lisiblement à l'encre noire

**1 NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE
À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE**

Bureau de la Propriété Industrielle
de la
Délégation Générale pour l'Armement
DGA/DSP/SDAG/BPI
16 bis Av. Pierre de la Côte d'Or
94114 ARCEUIL Cedex

Confirmation d'un dépôt par télécopie		<input type="checkbox"/> N° attribué par l'INPI à la télécopie
2 NATURE DE LA DEMANDE		
Cochez l'une des 4 cases suivantes		
Demande de brevet	<input checked="" type="checkbox"/>	
Demande de certificat d'utilité	<input type="checkbox"/>	
Demande divisionnaire	<input type="checkbox"/>	
<i>Demande de brevet initiale</i>	N°	Date / /
<i>ou demande de certificat d'utilité initiale</i>	N°	Date / /
Transformation d'une demande de brevet européen <i>Demande de brevet initiale</i>	<input type="checkbox"/>	Date / /
	N°	

3 TITRE DE L'INVENTION (200 caractères ou espaces maximum)**DISPOSITIF A CIRCUIT(S) LOGIQUE(S) POUR LA GENERATION D'UN SIGNAL ALEATOIRE**

4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE		Pays ou organisation Date / / N°
		Pays ou organisation Date / / N°
		Pays ou organisation Date / / N°
		<input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé «Suite»
5 DEMANDEUR		<input type="checkbox"/> S'il y a d'autres demandeurs, cochez la case et utilisez l'imprimé «Suite»
Nom ou dénomination sociale		ETAT FRANCAIS, REPRÉSENTE PAR LE DÉLEGUE GÉNÉRAL POUR L'ARMEMENT
Prénoms		
Forme juridique		
N° SIREN		
Code APE-NAF		
Adresse	Rue	26, Boulevard Victor, 00460 ARMEES FRANCE
	Code postal et ville	
Pays		FRANCE
Nationalité		Française
N° de téléphone (facultatif)		
N° de télécopie (facultatif)		
Adresse électronique (facultatif)		

REMISE DES PIÈCES	Réervé à l'INPI
DATE	27 JUIN 2000
LIEU	75 INPI PARIS

N° D'ENREGISTREMENT 0008241

NATIONAL ATTRIBUÉ PAR L'INPI

DB 540 W /260899

Vos références pour ce dossier : <i>(facultatif)</i>		238340 D18092 JRC
6 MANDATAIRE		
Nom		
Prénom		
Cabinet ou Société Cabinet REGIMBEAU		
N° de pouvoir permanent et/ou de lien contractuel 26, avenue Kléber		
Adresse	Rue 75116 PARIS	
	Code postal et ville 01 45 00 92 02	
N° de téléphone <i>(facultatif)</i> 01 45 00 46 12		
N° de télécopie <i>(facultatif)</i> info@regimbeau.fr		
Adresse électronique <i>(facultatif)</i>		
7 INVENTEUR (S)		
Les inventeurs sont les demandeurs <input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non Dans ce cas fournir une désignation d'inventeur(s) séparée		
8 RAPPORT DE RECHERCHE		
Etablissement immédiat ou établissement différé <input checked="" type="checkbox"/> <input type="checkbox"/>		
Paiement échelonné de la redevance Paiement en deux versements, uniquement pour les personnes physiques <input type="checkbox"/> Oui <input type="checkbox"/> Non		
9 RÉDUCTION DU TAUX DES REDEVANCES		
Uniquement pour les personnes physiques <input type="checkbox"/> Requise pour la première fois pour cette invention (<i>joindre un avis de non-imposition</i>) <input type="checkbox"/> Requise antérieurement à ce dépôt (<i>joindre une copie de la décision d'admission pour cette invention ou indiquer sa référence</i>)		
Si vous avez utilisé l'imprimé «Suite», indiquez le nombre de pages jointes		
10 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE <i>(Nom et qualité du signataire)</i>		VISA DE LA PRÉFECTURE OU DE L'INPI M. MARTIN

DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08
Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

BREVET D'INVENTION

CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle - Livre VI

DÉSIGNATION D'INVENTEUR(S) Page N° 1.../1..

(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

DB 113 W /260899

Vos références pour ce dossier <i>(facultatif)</i>	00 08241/PM/GT		
N° D'ENREGISTREMENT NATIONAL	00 08241		
TITRE DE L'INVENTION (200 caractères ou espaces maximum) DISPOSITIF A CIRCUIT(S) LOGIQUE(S) POUR LA GENERATION D'UN SIGNAL ALEATOIRE			
LE(S) DEMANDEUR(S) : ETAT FRANCAIS représenté par le Délégué Général pour l'Armement			
DESIGNE(NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite «Page N° 1/1» S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Nom		HOURDEQUIN	
Prénoms		Marc	
Adresse	Rue	26, RUE DU VERT VILLAGE	
	Code postal et ville	35890	LUILLE
Société d'appartenance <i>(facultatif)</i>			
Nom		LAGORCE	
Prénoms		Christian	
Adresse	Rue	3, RUE DE LA CHAPELLE	
	Code postal et ville	35320	PANCE
Société d'appartenance <i>(facultatif)</i>			
Nom		MALAQUIN	
Prénoms		LAURENT	
Adresse	Rue	31, RUE DU FER A CHEVAL	
	Code postal et ville	35310	CHAVAGNE
Société d'appartenance <i>(facultatif)</i>			
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom + qualité du signataire)		 Le 13 07 2000	

ORIGINAL

1

La présente invention est relative aux dispositifs pour la génération de signaux aléatoires.

Elle trouve avantageusement, mais non limitativement, application aux dispositifs pour la génération de signaux aléatoires du type à circuit(s) logique(s).

Un but général de l'invention est de proposer un dispositif permettant la génération de signaux aléatoires de qualité.

On connaît déjà de nombreux dispositifs à circuits logiques présentés comme permettant la génération de signaux aléatoires (combinaison d'horloges asynchrones, utilisation du positionnement à la mise sous tension d'un plan mémoire). Le caractère aléatoire de tels dispositifs peut-être pris en défaut sous certaines conditions, ce qui les rend impropres pour de nombreuses applications où la qualité de l'aléa est primordiale tel que le chiffrement des données.

Lorsqu'un aléa de qualité est désiré, les concepteurs de circuits électroniques ont habituellement recours à des systèmes analogiques (tel que l'amplification d'un bruit de fond). Ces solutions ne sont pas intégrables dans des circuits logiques et notamment dans des ASICs ou FPGAs. Il en résulte une perte d'intégration, puisqu'il est nécessaire d'utiliser un dispositif spécifique afin de réaliser la fonction requise.

Un autre but de l'invention est de proposer une solution apte à être réalisée avec des circuits logiques.

On sait que les bruits électroniques sont classés en deux catégories principales : le bruit thermique et le bruit de grenaille (également souvent désigné par "popcorn noise", ou "bruit popcorn", par l'homme du métier pour décrire les instabilités du niveau moyen d'un signal à variation rapide).

L'invention propose quant à elle de tirer partie des bruits d'origine thermique et de leur combinaison avec les bruits de jonction des semi-conducteurs.

Elle propose en particulier un dispositif pour la génération d'un signal aléatoire, caractérisé en ce qu'il comprend un circuit électronique à état transitoire, ainsi que des moyens aptes à commander l'activité et/ou

l'arrêt dudit circuit, afin de générer un signal aléatoire sur la sortie de celui-ci.

Un tel circuit à état transitoire, selon qu'il est en activité ou que son activité est arrêtée, s'échauffe ou se refroidit. Son échauffement génère en 5 sortie un signal aléatoire.

Le circuit comporte avantageusement, mais non limitativement, des moyens logiques à semi-conducteur(s).

Notamment, dans un mode de réalisation préféré, le dispositif comporte un circuit oscillateur à moyens de type semi-conducteur(s) et des 10 moyens aptes à commander l'activité et/ou l'arrêt dudit circuit.

Avec un tel oscillateur, le bruit d'origine thermique et le bruit de jonction des semiconducteurs s'amplifient l'un, l'autre pendant une phase d'échauffement, notamment au démarrage du dispositif. La vitesse des porteurs aux jonctions dépend de la température ; celle-ci augmente lors 15 des opérations de transfert des porteurs. Il y a une « auto – amplification » de l'instabilité jusqu'à stabilisation thermique du dispositif (c'est-à-dire la chaleur produite est égale à la chaleur évacuée). Le phénomène d'instabilité n'existe ainsi que durant une période très courte (durée nécessaire pour que la jonction passe de la température ambiante à une 20 température stable). Cette durée varie de la centaine de micro-seconde à au plus la milli-seconde pour les circuits expérimentés (en particulier des circuits CMOS en 0,8 micron). Ce paramètre est propre à une technologie donnée.

Avantageusement encore, la sortie du circuit oscillateur est bouclée 25 sur l'entrée de celui-ci.

Le bouclage du circuit sur lui-même auto amplifie les phénomènes d'instabilité sur la sortie non contrôlée du circuit. Le circuit utilise ainsi sa propre instabilité afin de l'amplifier (et de l'entretenir le plus longtemps possible).

30 Dans un mode de réalisation préféré, le circuit oscillateur comporte des moyens formant inverseur qui inversent sur sa sortie le signal présent à son entrée, ainsi qu'une boucle entre son entrée et sa sortie.

Notamment, des moyens aptes à commander le fonctionnement ou l'arrêt du circuit oscillateur peuvent comporter des moyens formant interrupteurs disposés dans la boucle entre la sortie des moyens formant inverseur et la sortie du circuit oscillateur.

- 5 Les moyens formant inverseurs peuvent comporter une pluralité d'inverseurs en nombre impair.

Par ailleurs, le phénomène utilisé ayant un caractère éphémère, on couple, afin d'obtenir un flux continu, au moins deux dispositifs, l'un fournissant l'instabilité pendant que l'autre refroidi.

- 10 Ainsi, l'invention a également pour objet un dispositif à circuit(s) logique(s) pour la génération d'un signal aléatoire, caractérisé en ce que pour générer ledit signal aléatoire de façon continue, il comporte plusieurs dispositifs, des moyens pour commander successivement de façon alternée l'activité, puis l'arrêt des circuits à état transitoire de chacun des dispositifs,
- 15 ainsi que des moyens pour combiner les sorties des différents dispositifs.

Avantageusement, les moyens de combinaison mettent en œuvre sur les sorties des différents dispositifs une combinaison de type OU EXCLUSIF.

- 20 De préférence, les moyens de commande comportent au moins un compteur qui reçoit en entrée le signal en sortie de moyens combinant les sorties des différents dispositifs, ainsi que des moyens pour commander l'activité et/ou l'arrêt des moyens de type à semi-conducteur(s) desdits dispositifs en fonction du décompte dudit compteur.

- 25 Comme on l'aura compris, les dispositifs proposés par l'invention sont avantageusement intégrés dans un circuit intégré spécifique ou dans un circuit intégré programmable (ASIC ou FPGA).

D'autres caractéristiques et avantages de l'invention ressortiront encore de la description qui suit, laquelle est purement illustrative et non limitative et doit être lue en regard des dessins annexés sur lesquels :

- 30 - la figure 1 est un schéma de principe d'un dispositif à circuit logique conforme à un mode de réalisation possible de l'invention ;
 - la figure 2 est un schéma d'un dispositif à flux continu conforme à un mode de réalisation possible de l'invention ;

- la figure 3 est un schéma d'un dispositif analogique illustrant un autre mode de réalisation possible de l'invention.

Le circuit 11 qui illustre un exemple de réalisation possible de l'invention comprend un inverseur 111 - ou une série d'inverseurs en 5 nombre impair - bouclé sur lui-même à travers une porte logique 112.

Cette porte, qui constitue un moyen formant interrupteur qui autorise ou non le re-bouclage du signal, est commandée par un signal externe 12.

Tant que le circuit 11 n'est pas stabilisé thermiquement, sa sortie 13 10 présente un caractère aléatoire (en fréquence essentiellement) lorsque la commande 12 autorise le bouclage. Ce caractère aléatoire est fortement présent et exploitable jusqu'à la stabilisation thermique du circuit.

Le mode de réalisation illustré sur la figure 2 permet quant à lui de générer un signal aléatoire sans discontinuité.

15 Le dispositif, référencé par 14, qui est représenté sur cette figure 2, comporte plusieurs circuits du type du circuit de la figure 1, en l'occurrence deux, référencés par 11a et 11b. Le nombre de circuits est ici réduit pour la simplification de l'exposé, mais peut être bien entendu plus important. Notamment, les inventeurs ont testé des dispositifs comportant jusqu'à cinq 20 circuits du type de celui de la figure 1.

Les moyens qui commandent les circuits 11a, 11b sont tels qu'un seul de ces circuits n'est exploité à la fois.

Les sorties 13a, 13b sont combinées dans des moyens 20 pour générer un seul signal de sortie (sortie 15).

25 Les moyens 20 qui assurent la combinaison des sorties 13a, 13b sont constitués par un circuit XOR (OU EXCLUSIF), ce qui permet de s'affranchir de l'état 1 ou 0 du circuit stable.

Egalement, une sortie combinée alimente un compteur 21 qui réalise un décompte suivant un modulo choisi. Ce modulo est choisi aussi 30 grand que possible, sans néanmoins être trop important afin que le temps de comptage pour l'atteindre soit toujours inférieur au temps de stabilisation thermique.

En l'occurrence, sur le schéma de la figure 2, le dispositif 21 intègre à la fois des moyens de comptage et un circuit XOR de combinaison en amont de ces moyens.

- La sortie 21a de bit de poids fort du compteur 21 est utilisée pour
- 5 commander les portes logiques des circuits 11a, 11b. Ce bit 21a est envoyé directement à l'un des circuits et est inversé avant d'être envoyé sur l'autre. En l'occurrence, le signal 21a constitue directement le signal 12a qui commande le circuit 11a. Il est inversé à travers un inverseur 22 pour constituer le signal 12b qui constitue le circuit 11b.
- 10 L'invention a été ici décrite dans le cas d'un circuit spécifique à oscillateur logique, mais s'applique de façon plus générale à tout dispositif comportant des moyens à semi-conducteur(s) et de façon encore plus générale à tout dispositif comportant un circuit électronique à état transitoire. De tels moyens présentent en effet lors d'un échauffement ou
- 15 d'un refroidissement (par lui-même ou par un autre moyen, par exemple des circuits proches) une instabilité, laquelle se manifeste par une variation aléatoire de la vitesse de combinaisons-recombinaisons des porteurs ce qui influence de nombreux paramètres : temps de propagation, temps de montée et de descente des signaux, fan-out etc. Et cette activité de
- 20 combinaisons-recombinaisons produit de la chaleur.

Notamment, l'invention peut également trouver application avec des structures à circuits analogiques.

- Une structure en ce sens est illustrée sur la figure 3, sur laquelle on a représenté un circuit analogique qui comporte : un amplificateur
- 25 différentiel 30 et deux ponts diviseurs de tension 31, 32 identiques dont les sorties sont injectées sur respectivement l'une et l'autre des deux entrées de l'amplificateur 30. L'alimentation de ces deux ponts diviseurs 31, 32 est commandée par un interrupteur 33.

- Durant la phase d'échauffement des résistances des ponts
- 30 diviseurs 31, 32, il existe une différence de tension entre les sorties des deux ponts diviseurs, qui est un signal aléatoire qu'il est possible d'exploiter grâce à l'amplificateur différentiel 30.

Les solutions à circuits logiques de type à semi-conducteur(s) sont néanmoins préférés.

Le dispositif est alors avantageusement intégré sur un circuit FPGA ou un ASIC. Les inventeurs ont notamment testé l'invention avec une 5 réalisation sur un ACTEL 1010.

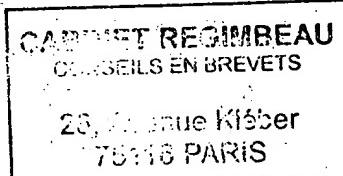
Dans le cas d'un ASIC, le ou les dispositifs de génération d'aléa sont avantageusement disposés dans des zones ayant des activités électriques les moins synchrones possibles.

REVENDICATIONS

1. Dispositif pour la génération d'un signal aléatoire, caractérisé en ce qu'il comprend un circuit électronique à état transitoire, ainsi que des moyens (112) aptes à commander l'activité et/ou l'arrêt dudit circuit, afin de générer un signal aléatoire sur la sortie de celui-ci.
2. Dispositif selon la revendication 1, caractérisé en ce que le circuit comporte des moyens logiques de type à semi-conducteur(s).
3. Dispositif selon la revendication 2, caractérisé en ce qu'il comporte un circuit oscillateur à moyens de type semi-conducteur et des moyens aptes à commander l'activité et/ou l'arrêt dudit circuit.
4. Dispositif selon la revendication 3, caractérisé en ce que la sortie du circuit oscillateur (11) est bouclée (113) sur l'entrée de celui-ci.
5. Dispositif selon la revendication 4, caractérisé en ce que le circuit oscillateur comporte des moyens formant inverseur (111) qui inversent sur sa sortie (111a) le signal présent à son entrée (111b), ainsi qu'une boucle entre son entrée et sa sortie.
6. Dispositif selon la revendication 5, caractérisé en ce que des moyens aptes à commander l'activité ou l'arrêt du circuit oscillateur comportent des moyens (112) formant interrupteurs disposés dans la boucle entre la sortie des moyens formant inverseur et la sortie du circuit oscillateur.
7. Dispositif selon l'une des revendications 5 ou 6, caractérisé en ce que les moyens formant inverseurs comportent une pluralité d'inverseurs (111) en nombre impair.
8. Dispositif à circuit(s) logique(s) pour la génération d'un signal aléatoire, caractérisé en ce que pour générer ledit signal aléatoire de façon continue, il comporte plusieurs dispositifs (11a, 11b) selon l'une des revendications précédentes, des moyens (21, 22) pour commander successivement de façon alternée l'activité, puis l'arrêt des circuits à état transitoire de chacun des dispositifs, ainsi que des moyens (20) pour combiner les sorties des différents dispositifs.

9. Dispositif selon la revendication 8, caractérisé en ce que les moyens de combinaison mettent en œuvre sur les sorties des différents dispositifs une combinaison de type OU EXCLUSIF.
10. Dispositif selon la revendication 9, caractérisé en ce que les moyens de commande comportent au moins un compteur (21) qui reçoit en entrée le signal en sortie de moyens combinant les sorties des différents dispositifs, ainsi que des moyens pour commander l'activité ou l'arrêt des moyens de type à semi-conducteur(s) desdits dispositifs en fonction du décompte dudit compteur.
11. Dispositif selon l'une des revendications précédentes, caractérisé en ce qu'il est intégré dans un circuit intégré spécifique ou dans un circuit intégré programmable.

ORIGINAL



1/2

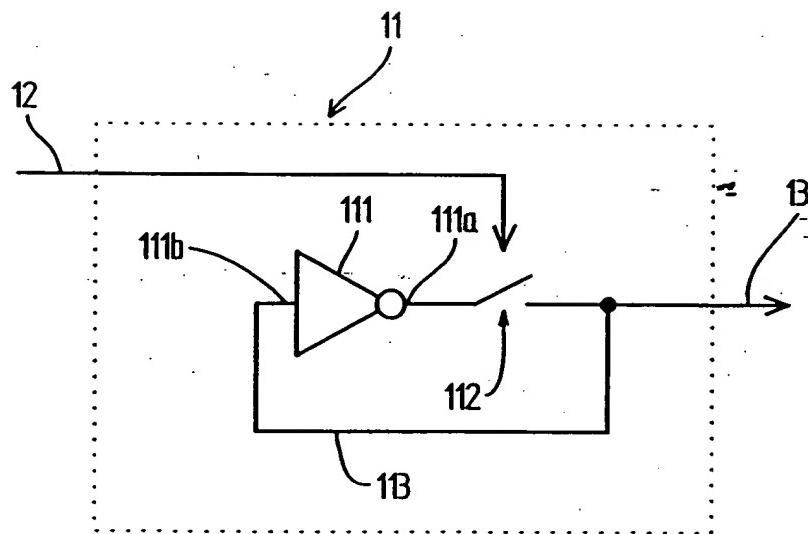


FIG.1

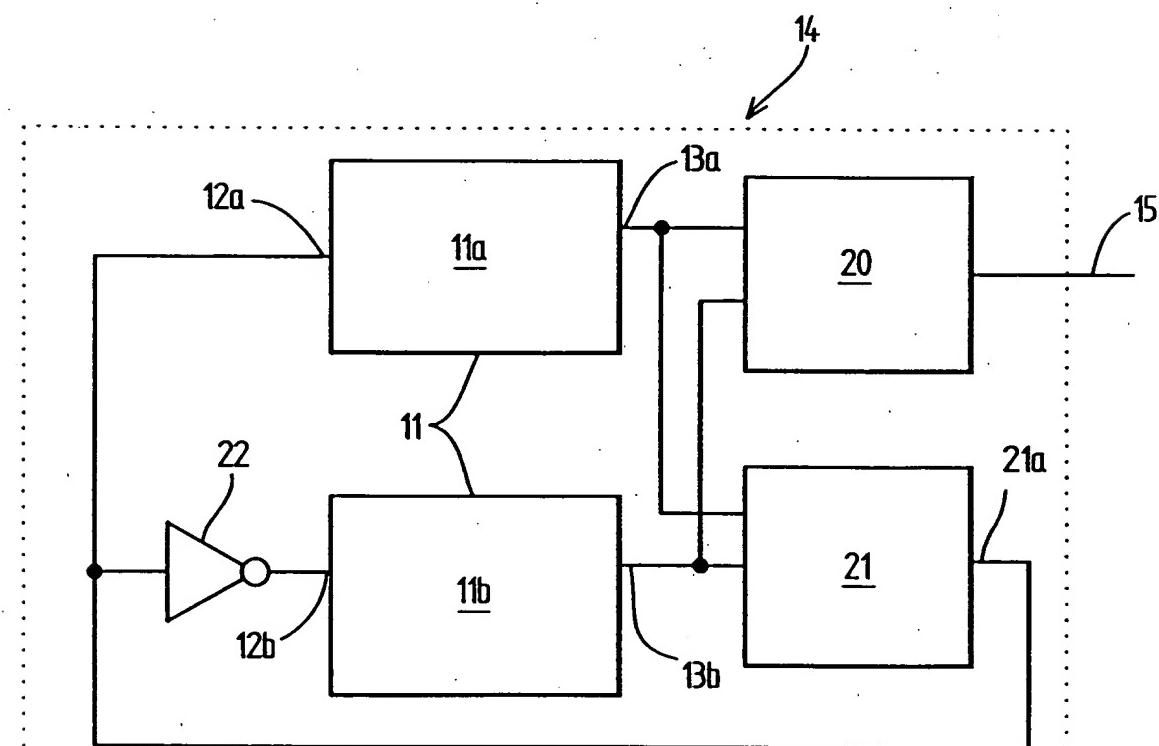


FIG.2

2 / 2

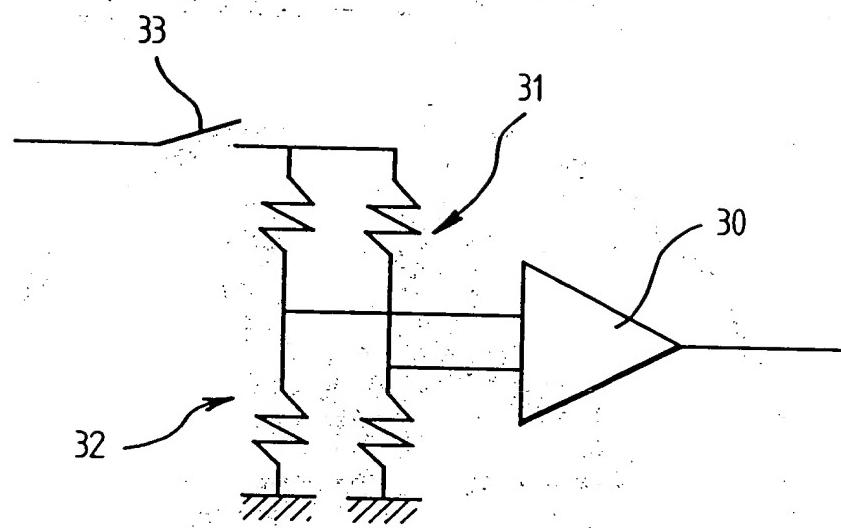


FIG. 3